

УДК 004.05

В. А. РОМАНКЕВИЧ

*Национальный технический университет Украины «Киевский политехнический институт»*

## САМОТЕСТИРОВАНИЕ МНОГОПРОЦЕССОРНЫХ СИСТЕМ С ШИННОЙ АРХИТЕКТУРОЙ

*Рассматривается многопроцессорная система, имеющая  $n$  процессоров, подключенных к  $m$  магистралям. Самотестирование системы осуществляется параллельно. Этот процесс представляется в виде ряда временных интервалов, совокупность которых составляет кадр (интервал) самотестирования. Решается несколько задач оценки и повышения эффективности функционирования процедуры самотестирования, в частности, выбора числа шин с целью минимизации интервала самотестирования системы или комплексного критерия, учитывающего как временные, так и структурные затраты на диагностирование.*

**Ключевые слова:** многопроцессорные системы, самотестирование, шинная архитектура

### Введение

В общем случае отказоустойчивая многопроцессорная система (ОМС) содержит  $n$  процессорных элементов (ПЭ) с определенной топологией межпроцессорных связей [1-3]. Исходя, как пример, из требуемой обнаруживающей способности процедур самодиагностирования каждому из  $n$  ПЭ ставится в соответствие некоторое подмножество мощности  $(k-1)$  ПЭ, тестирующих данный ПЭ. Таким образом, в составе  $n$  элементов ОМС формируется  $n$  групп по  $k$  ПЭ в каждой.

Возможная, достаточно распространенная топология связей ПЭ может соответствовать шинной структуре (рис. 1), когда  $n$  ПЭ связаны  $m$  магистралями, используемыми как в системном режиме работы ОМС, так и при выполнении процедур взаимного тестирования компонентов системы.

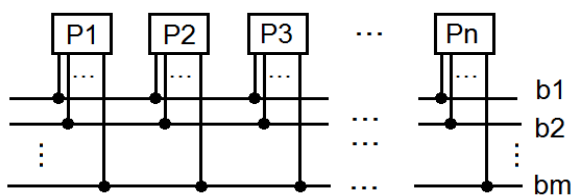


Рис. 1. Топология связей ПЭ

Очевидно, что минимальное значение  $m$  равно 1, а увеличение этой величины приводит к возрастанию производительности как системных процедур, так и процедур самодиагностирования ОМС за счет увеличения числа путей информационного обмена ПЭ. Ниже мы предполагаем, что процессоры сами

себя тестируют и выставляют на магистраль результат тестирования – сигнатуру.

Представляет определенный интерес способ распределения  $n$  ПЭ ОМС по группам, а также алгоритм нахождения состава параллельно тестируемых групп ПЭ.

Воспользуемся матрицей – циркулянтном  $M_c$  [4] вида:

$$M_c = \begin{pmatrix} p_1 & p_2 & p_3 & p_4 & \dots & p_{n-1} & p_n \\ p_n & p_1 & p_2 & p_3 & \dots & p_{n-2} & p_{n-1} \\ p_{n-1} & p_n & p_1 & p_2 & \dots & p_{n-3} & p_{n-2} \\ \dots & \dots & \dots & \dots & \dots & \dots & \dots \\ p_3 & p_4 & p_5 & p_6 & \dots & p_1 & p_2 \\ p_2 & p_3 & p_4 & p_5 & \dots & p_n & p_1 \end{pmatrix} \quad (1)$$

Все компоненты матрицы  $M_c$  могут быть объединены в  $S$  (непересекающихся в пределах каждой строки) групп по  $k$  элементов в каждой. Обозначим эти группы  $g_1, g_2, \dots, g_s$ . Достаточно просто убедиться, что  $S=(n/k) \cdot n = n^2/k$ . Можно составить матрицу  $M_g$  групп, в которой значение индекса  $u = n/k$ .

$$M_g = \begin{pmatrix} g_1 & g_2 & g_3 & \dots & g_u \\ g_{u+1} & g_{u+2} & g_{u+3} & \dots & g_{2u} \\ g_{2u+1} & g_{2u+2} & g_{2u+3} & \dots & g_{3u} \\ \dots & \dots & \dots & \dots & \dots \\ g_{s-u+1} & g_{s-u+2} & g_{s-u+3} & \dots & g_s \end{pmatrix} \quad (2)$$

Как следует из анализа матриц  $M_c$  и  $M_g$ , только первые (верхние)  $k$  строк матрицы групп  $M_g$  содержат неидентичные группы. Можно составить модифицированную матрицу групп  $M_g^k$ , компонентами которой будут  $n$  различающихся групп по  $k$  процессоров в каждой, т. е.:

$$M_g^k = \begin{pmatrix} g_1 & g_2 & g_3 & \dots & g_u \\ g_{u+1} & g_{u+2} & g_{u+3} & \dots & g_{2u} \\ g_{2u+1} & g_{2u+2} & g_{2u+3} & \dots & g_{3u} \\ \dots & \dots & \dots & \dots & \dots \\ g_{(k-1)u+1} & g_{(k-1)u+2} & g_{(k-1)u+3} & \dots & g_{ku} \end{pmatrix} \quad (3)$$

Относительно матрицы  $M_g^k$  следует напомнить, что  $ku=n$ . Исходя из вышеизложенного, можно сказать, что алгоритм самотестирования ОМС с шинной структурой должен учитывать наличие в общем случае  $m=1, 2, \dots$  магистралей межпроцессорного обмена, обеспечивающих возможность параллельного выполнения процедур самопроверок в группах ПЭ, когда каждой магистрали  $b_1, b_2, \dots, b_m$  (рис. 1) ставится в соответствие некоторое подмножество групп ПЭ:

$$\begin{aligned} b_1 &\leftrightarrow g_1 & g_{u+1} & g_{2u+1} \\ b_2 &\leftrightarrow g_2 & g_{u+2} & g_{2u+2} \\ b_3 &\leftrightarrow g_3 & g_{u+3} & g_{2u+3} \\ &\dots & \dots & \dots \\ b_m &\leftrightarrow g_{1m} & g_{u+m} & g_{2u+m} \end{aligned} \quad (4)$$

В связи с тем, что магистральная структура многопроцессорных связей позволяет в каждый момент времени выполнить диагностические процедуры (считывание сигнатуры, сравнение с эталоном и др.) в  $m$  группах, процесс самотестирования в ОМС целесообразно организовать в виде последовательности циклов, как это показано в таблице 1.

Таблица 1

Группы тестирования

№ цикла	Группы тестирования			
1	$g_1$	$g_2$	$\dots$	$g_m$
2	$g_{u+1}$	$g_{u+2}$	$\dots$	$g_{u+m}$
3	$g_{2u+1}$	$g_{2u+2}$	$\dots$	$g_{2u+m}$
$\dots$	$\dots$	$\dots$	$\dots$	$\dots$
c	$g_{(k-1)u+1}$	$g_{(k-1)u+2}$	$\dots$	$g_{ku}$

Как следует из рекомендуемой организации процедур параллельного тестирования в группах ПЭ с учетом наличия  $m$  магистралей, число циклов  $c=k \cdot u/m=n/m$ . Что касается непосредственной организации процесса тестирования в группах из  $k$  ПЭ, то этот процесс можно представить в виде ряда временных интервалов, совокупность которых составляет кадр (интервал) самотестирования  $T_{st}$ , такой, что:

$$T_{st} = t_{1p} + n \cdot m \cdot t_{ch} + t_{rs} \cdot (k-1) + t_{eq} \cdot (k-1) + t_{rr} \cdot (k-1) \cdot (k-2) + t_{res} \quad (5)$$

Соотношение (5) составлено с учетом параллельного тестирования в группах и содержит следующие компоненты:

$t_{1p}$  – время выполнения процедуры самопроверки одного ПЭ ОМС;

$t_{ch}$  – интервал проверки технического состояния магистрали межпроцессорного обмена;

$t_{rs}$  – затраты времени на считывание сигнатуры (результата самотестирования) каждого их тестируемых ПЭ (эта сигнатура должна быть считана во все  $k-1$  тестирующие ПЭ);

$t_{eq}$  – длительность процедуры сравнения полученной сигнатуры с ее эталонным значением;

$t_{rr}$  – время обмена результатами сравнения сигнатур с эталоном для  $(k-1)$  тестирующих ПЭ в группах;

$t_{res}$  время формирования результата самодиагностирования (например, в виде интегрального критерия “исправно/неисправно”).

Слагаемые величины  $T_{st}$  достаточно очевидны. В качестве обоснования необходимости учета величины  $t_{ch}$  (время проверки каналов межпроцессорного обмена) можно привести следующие два соображения. Во-первых, для этапа тестирования неисправность одной из  $m$  шин магистрали можно считать аналогичной отказу  $n/m$  ПЭ, так как в этом случае  $n/m$  процессоров не смогут сформировать достоверный признак такой неисправности. Действительно, при этом могут быть признаны “неисправными” как тестируемый, так и  $(k-1)$  тестирующих ПЭ в соответствующих  $n/m$  группах. Во-вторых, для корректного выполнения ОМС её основных системных функций в общем случае необходимо проверить правильность процедур информационного межпроцессорного обмена для любой возможной пары ПЭ ОМС. Отметим, что произведение  $n \cdot m \cdot t_{ch}$  в соотношении (5) предполагает процедуру выдачи тестовой последовательности канала каждым ПЭ системы и параллельное (одновременное) считывание этой последовательности всеми остальными  $(n-1)$  процессорами системы по выбранному (проверяемому) каналу связи.

В качестве критерия оптимальности времени тестирования в ОМС можно выбрать

$T_{st} = \min$ . Для нахождения числа каналов  $m_{opt}$ , приводящего к выполнению такого равенства найдем

$$\frac{\partial T_{st}}{\partial m} = n \cdot t_{ch} - \frac{n \cdot t_{rs} \cdot (k-1)}{m^2} - \frac{n \cdot t_{rr} \cdot (k-1) \cdot (k-2)}{k \cdot m^2} \quad (6)$$

или

$$\frac{\partial T_{st}}{\partial m} = n \cdot \left[ t_{ch} - \frac{n \cdot t_{rs} \cdot (k-1)}{m^2} - \frac{n \cdot t_{rr} \cdot (k-1) \cdot (k-2)}{k \cdot m^2} \right] \quad (7)$$

Найдем значение  $m_{opt}$  из уравнения

$$\frac{\partial T_{st}}{\partial m} = 0 \quad (8)$$

то есть, найдем корни уравнения.

$$k \cdot m^2 \cdot t_{ch} - k \cdot t_{rs} \cdot (k-1) - t_{rr} \cdot (k-1) \cdot (k-2) = 0. \quad (9)$$

Откуда (отбрасывая отрицательное значение) имеем

$$m_{opt} = \sqrt{\frac{k \cdot t_{rs} \cdot (k-1) + t_{rr} \cdot (k-1)(k-2)}{k \cdot t_{ch}}}. \quad (10)$$

В последнем соотношении величина  $m_{opt}$  получена, исходя из требования минимизации длительности процедуры тестирования ОМС, и не учитывает сложность дополнительной аппаратуры (например, при увеличении числа магистралей межпроцессорного обмена), обеспечивающей необходимые значения временных параметров системы диагностирования.

Сложность аппаратуры для информационного обмена в ходе тестирования  $L_{st}$  можно оценить аналитически соотношением:

$$L_{st} = m \cdot l_{ch} + n \cdot m \cdot l_{iu} = m(l_{ch} + n \cdot l_{iu}), \quad (11)$$

где  $l_{ch}$  – сложность аппаратурной реализации канала межпроцессорного обмена,  $l_{iu}$  – затраты аппаратуры при организации сопряжения ПЭ с магистралью связи.

Если  $L_{st}$  представляет собой абсолютное (например, измеряемое числом двухходовых вентилях) значение сложности аппаратуры обмена, то можно ввести понятие относительной сложности  $l_{rel}$ , позволяющее оценить аппаратурные затраты безразмерными значениями, то есть:

$$l_{rel} = \frac{L_{st}}{L_{min}}. \quad (12)$$

Очевидно, что  $L_{st} = L_{min}$  при  $m=1$ .

По аналогии с аппаратурной сложностью можно ввести понятия относительных временных затрат  $t_{rel} = T_{st}/T$  (при  $m=1$ ), где  $T$  (при  $m=1$ ) соответствует времени тестирования ОМС с единственной шиной межпроцессорного обмена. Из соотношения (1) получаем:

$$T(m=1) = t_{1p} + n \cdot t_{ch} + n \cdot t_{rs}(k-1) + t_{eq}(k-1) + t_{rr} \cdot (k-1)(k-2) + t_{res}. \quad (13)$$

Для оценки эффективности средств тестирования ОМС, учитывающей как временные, так и структурные затраты на диагностирование, предлагается ввести комплексный критерий  $K = t_{rel} + l_{rel}$ . Тогда:

$$\frac{\partial K}{\partial m} = \frac{\partial t_{rel}}{\partial m} + \frac{\partial l_{rel}}{\partial m} = \frac{1}{T(m=1)} \frac{\partial T_{st}}{\partial m} + 1 = \frac{n}{T(m=1)} \left[ t_{ch} - \frac{t_{rs}(k-1)}{m^2} - \frac{t_{rr}(k-1)(k-2)}{k \cdot m^2} \right] + 1. \quad (14)$$

Уравнение  $\frac{\partial K}{\partial m} = 0$  имеет вид

$$\frac{n}{k \cdot m^2 \cdot T(m=1)} \cdot \left[ km^2 t_{ch} - kt_{rs}(k-1) - t_{rr}(k-1)(k-2) \right] + 1 = 0, \quad (15)$$

или

$$k \cdot t_{rs}(k-1) + t_{rr}(k-1)(k-2) - km^2 \cdot t_{ch} = \frac{k \cdot m^2 T(m=1)}{n}. \quad (16)$$

Следовательно,

$$m^2 \left( k \cdot t_{ch} + \frac{k \cdot T(m=1)}{n} \right) = k \cdot t_{rs}(k-1) + t_{rr}(k-1)(k-2), \quad (17)$$

откуда

$$m^2 = \frac{[k \cdot t_{rs}(k-1) + t_{rr}(k-1)(k-2)]n}{n \cdot k \cdot t_{ch} + k \cdot T(m=1)}. \quad (18)$$

Окончательно, оптимальное значение числа каналов связи  $m'_{opt}$  с учетом комплексного критерия эффективности тестирования получается в виде:

$$m'_{opt} = \sqrt{\frac{n \cdot k \cdot t_{rs} \cdot (k-1) + t_{rr} \cdot (k-1)(k-2)}{k \cdot n \cdot t_{ch} + T(m=1)}}. \quad (19)$$

С другой стороны, бывает ситуация, когда при проектировании ОМС требуется обеспечить заданное а priori значение  $T_{st}$  или  $L_{st}$  (обозначим такие предельные (заданные) значения, как  $T_{fix}$  и  $L_{fix}$  соответственно).

Допустим, задано предельное допустимое значение сложности аппаратурной избыточности  $L_{fix}$ . Тогда

$$m_2 = \frac{L_{fix}}{l_{ch} + n \cdot l_{in}}, \quad (20)$$

где  $m_2$  – число шин связи, при котором  $L_{st} = L_{fix}$ .

Следовательно, соответствующее величине  $L_{fix}$  значение интервала тестирования  $T_2$  можно найти, исходя из соотношения (1)

$$T_2 = t_{1p} + n \cdot m_2 \cdot t_{ch} + \frac{n}{m_2} t_{rs}(k-1) + t_{eq}(k-1) + \frac{n}{k \cdot m_2} t_{rr}(k-1)(k-2) + t_{res}. \quad (21)$$

В случае же, если заранее известно требуемое значение времени тестирования  $T_{fix}$ , то можно записать

$$m_T T_{fix} = t_{1p} + n \cdot m_T^2 \cdot t_{ch} + n \cdot t_{rs}(k-1) + m_T \cdot t_{eq}(k-1) + \frac{n}{k} t_{rr}(k-1)(k-2) + m_T t_{res}, \quad (22)$$

причем  $m_T$  обозначает число шин связи, при котором  $T_{st} = T_{fix}$ .

Решая последнее квадратное уравнение, находим его положительный корень

$$m_T = \frac{T_{fix} - t_{lp} - t_{eq} - t_{res}}{2nt_{ch}} + \sqrt{\frac{(T_{fix} - t_{lp} - t_{eq} - t_{res})^2 - 4nt_{ch} \left[ nt_{rs} (k-1) + \frac{n}{r} t_{tr} (k-1)(k-2) \right]}{2nt_{ch}}} \quad (23)$$

и, таким образом, получаем:

$$L_T = m_T (l_{ch} + n \cdot l_{in}) \quad (24)$$

Величина  $L_T$  соответствует аппаратным затратам на получение (обеспечение) требуемого значения длины интервала самотестирования  $T_{fix}$ .

### Литература

1. Реконфигурируемые мультиконвейерные вычислительные структуры [Текст] / И. А. Каляев,

И. И. Левин, Е. А. Семерников, В. И. Шмойлов. – Д. : ЮНЦ РАН, 2008. – 320 с.

2. Ведешенков, В. А. Организация диагностирования цифровых систем со структурой симметричного двудольного графа [Текст] / В. А. Ведешенков // Проблемы управления. – 2009. – № 6. – С. 59-67.

3. Пархоменко, П. П. Определение технического состояния многопроцессорных вычислительных систем путем анализа графа синдромов [Текст] / П. П. Пархоменко // Автоматика и телемеханика. – 1999. – № 5. – С. 126-135.

4. Федоров, Г. А. О псевдослучайных и обобщенных псевдослучайных бинарных последовательностях [Текст] / Г. А. Федоров, С. А. Терещенко // Сборник научных трудов Всероссийской конференции "Радиационная безопасность человека и окружающей среды". – М. : МИФИ, 2002. – С. 162-177.

Поступила в редакцию 14.02.2014, рассмотрена на редколлегии 24.03.2014

**Рецензент:** д-р техн. наук, проф. С. В. Листровой, Харьковская государственная академия железнодорожного транспорта, Харьков, Украина.

## САМОТЕСТУВАННЯ БАГАТОПРОЦЕСОРНИХ СИСТЕМ ІЗ ШИННОЮ АРХІТЕКТУРОЮ

**В. О. Романкевич**

Розглядається багатопроцесорна система, що має  $n$  процесорів, підключених до  $m$  магістралей. Само-тестування системи здійснюється паралельно. Цей процес представлено у вигляді ряду часових інтервалів, сукупність яких складає кадр (інтервал) самотестування. Вирішуються декілька задач оцінки та підвищення ефективності функціонування процедури самотестування, зокрема, вибору числа шин з метою мінімізації інтервалу самотестування системи або комплексного критерію, що враховує як часові, так й структурні затрати на діагностування.

**Ключові слова:** багатопроцесорні системи, самотестування, шинна архітектура.

## SELF-TESTING OF MULTIPROCESSOR SYSTEMS WITH BUS ARCHITECTURE

**V. A. Romankevich**

The multiprocessor system which has  $n$  processors, connected to  $m$  buses is considered. Self-testing of the system is carried out parallelly. This process is represented in the form of a row of the time slots which set makes a frame (interval) of self-testing. Some problems of an assessment and increasing of efficiency of functioning of procedure of self-test, in particular, a choice of number of buses for the purpose of minimization of an interval of self-testing of the system or the complex criterion considering both temporal, and structural expenses for diagnosing are solved.

**Key words:** multiprocessor systems, self-testing, bus architecture.

**Романкевич Віталій Алексеевич** – канд. техн. наук, доц., доц. каф. Системного програмування и специализированных компьютерных систем, Факультет прикладной математики, Национальный технический университет Украины «Киевский политехнический институт», Киев, Украина, e-mail: romankev@scs.ntu-kpi.kiev.ua.