

УДК 681.3

А.В. ПИСАРЕНКО, Е.А. ВИТРЯК, Т.А. ПАВЛЮЧИН

Национальный технический университет Украины «Киевский политехнический институт», Украина

ОРГАНИЗАЦИЯ СКОРОСТНОЙ ПЕРЕДАЧИ ДАННЫХ В СОВРЕМЕННЫХ ПРОГРАММИРУЕМЫХ ЛОГИЧЕСКИХ ИНТЕГРАЛЬНЫХ СХЕМАХ

Предложено несколько вариантов сопряжения программируемых логических интегральных схем (ПЛИС) с компьютером. Рассмотрены такие известные технологии передачи данных, как RS-232, PCI и Ethernet. Выполнен сравнительный анализ вариантов реализации контроллеров соответствующих интерфейсов средствами программируемой логики. На основе анализа существующих вариантов решения поставленной задачи был обоснован выбор интерфейса Ethernet, позволяющего обеспечить простое подключение к плате, высокую скорость передачи данных и организовать многопользовательскую сеть любой длины.

Ключевые слова: ПЛИС, программирование, Spartan-3, Xilinx, PCI, Ethernet, IP-ядро.

Введение

Во время разработки цифрового управляющего устройства часто возникает вопрос выбора элементной базы, на которой предполагается его реализовать: жесткая логика, программируемая логика или микроконтроллер. В последнее время всё большую популярность приобретают микросхемы программируемой логики, называемые программируемые логические интегральные схемы (ПЛИС) [1]. Применение ПЛИС наиболее эффективно там, где необходимо создание мелкосерийных и уникальных устройств с развитыми вычислительными возможностями и потребностью в оперативном конфигурировании.

Это стало основной причиной выбора ПЛИС для задач прототипирования моделей схем любой сложности. Целью разрабатываемых проектов было создание управляющих устройств для автоматических систем управления. В качестве экспериментальной платформы был выбран продукт компании Xilinx, одной из основателей и разработчиков самой концепции матрицы программируемых логических блоков [2]. Популярными ПЛИС данной фирмы являются микросхемы семейства Spartan. По своей структуре это семейство является наиболее экономичным решением, оптимизированным для крупносерийного применения [3].

Анализ существующих интерфейсов

Управляющие устройства разрабатывались на базе платы Xilinx Spartan™-3 400 Evaluation Kit [4] (рис. 1), а в качестве среды передачи использовался

последовательный интерфейс RS-232.

Типичная скорость приема/передачи для данного интерфейса – 115200 бит/с [5]. На практике, данной скорости оказалось недостаточно, так как обмен данными занимает значительное время. Поскольку скорость обработки информации ПЛИС составляет всего один такт, то узким местом взаимодействия и является RS-232.

Поэтому возник вопрос выбора альтернативного интерфейса с более высокой скоростью передачи. Так как на имеющейся плате предусмотрены PCI и Ethernet интерфейсы, то они и были рассмотрены для использования в существующих проектах.

На сегодняшний день наиболее распространена в промышленности и стала уже стандартом высокоскоростная шина PCI. В частности, она применяется для наращивания ресурсов в компьютерах путем установки дополнительных устройств. Пропускная способность шины PCI, даже в ее простейшем 32-битном варианте – 133 Мбайт/с [6].

Для организации взаимосвязи с шиной PCI можно применить либо внешние контроллеры, либо реализовать логику взаимодействия на кристалле ПЛИС.

В первом случае принципиальным является наличие в конструкции узла жесткой логики. В качестве таковой можно применять готовые PCI-контроллеры, например, простейшие – Target [7].

В другом случае, чтобы реализовать логику на кристалле ПЛИС, можно воспользоваться готовым ядром контроллера PCI. Оно представляет собой библиотеку для средств проектирования Xilinx. Разработчик осуществляет подключение своего приложения к контроллеру в схемотехническом редакторе

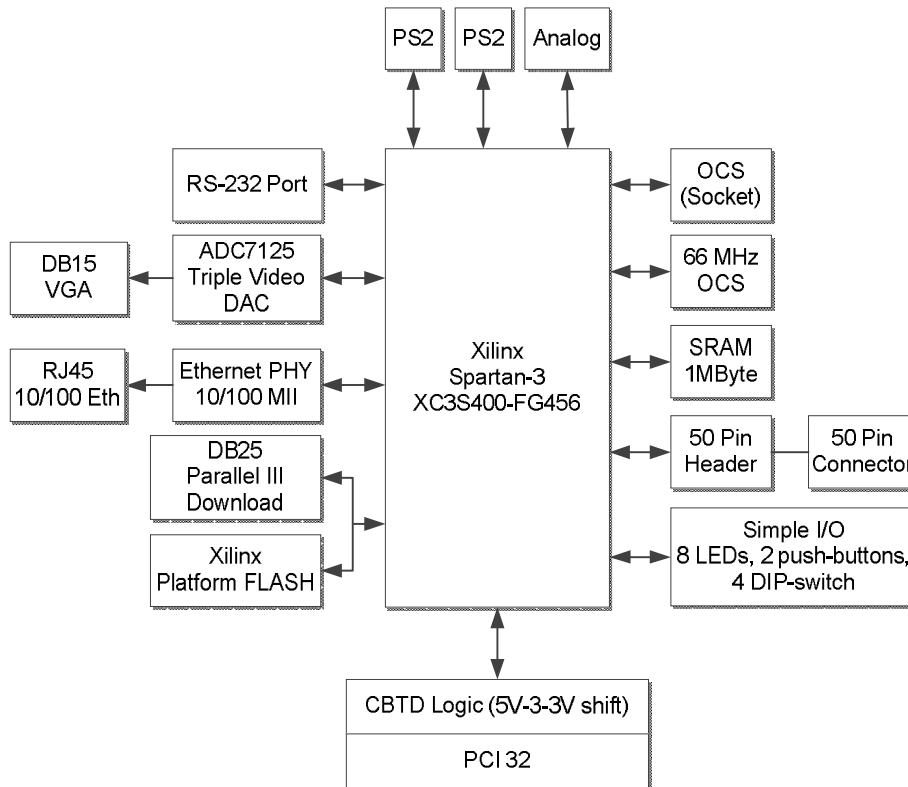


Рис. 1. Функциональная схема платы Spartan™-3 400 Evaluation Kit

или на языке HDL, не вникая во внутреннее содержимое контроллера, заранее оптимизированного для функционирования по шине PCI. При этом ядро для PCI 32-бит имеет объем порядка 10 тыс. вентилях и на небольших ПЛИС Xilinx занимает около 20-30% объема кристалла, оставляя разработчику значительные свободные ресурсы микросхемы [8].

никает проблема подключения ПЛИС из-за отсутствия свободного пространства в корпусе. В-третьих, недостатком является невозможность «горячей» замены PCI устройств без отключения питания системы.

Предлагаемое решение

Более продуктивным решением задачи обмена данными между платой и ПК является Ethernet. Этот интерфейс, вместе с семейством коммуникационных протоколов TCP/IP, позволяющими построить систему практически любого масштаба и сложности, стандартизованы и поддерживаются всеми современными ПК (табл. 1). Пропускная способность сетей Ethernet на сегодняшний день составляет до 1 Гбит/с.

При построении канала взаимодействия ПЛИС с ПК по Ethernet, были рассмотрены три варианта [9]:

- использование готового модуля интерфейса Ethernet, например фирмы WIZNET, реализующего протоколы MAC, TCP/IP;

- использование аппаратного контроллера MAC-уровня Ethernet, например LAN91C111 или LAN9117 фирмы SMSC, с реализацией необходимых сетевых протоколов на ПЛИС;

На фоне всех преимуществ, использование PCI для сопряжения ПЛИС с компьютером, имеет существенные недостатки. Во-первых, плата ПЛИС должна присоединяться непосредственно через соответствующий разъем материнской платы. Во-вторых, с развитием портативных компьютеров воз-

Таблица 1

Сравнение интерфейсов

Интерфейс	Скорость передачи данных	Максимальная длина линии передачи данных	Возможность построения сети
RS-232	115200 бит/с	до 15 м	нет
PCI	до 1Гбит/с	до 0,2 м	нет
Ethernet (с интерфейсом MII)	10/100Мбит/с	Неограничена	да
Ethernet (с интерфейсом GMII)	до 1Гбит/с	Неограничена	да

– реализация всех протоколов на одной ПЛИС с использованием простейшего внешнего трансивера Ethernet, обеспечивающего взаимодействие с сетью на физическом уровне.

Первый вариант обладает наименьшей производительностью (скорость обмена с ПК порядка 20–30 Мбит/с). Второй вариант обеспечивает передачу данных со скоростью физической сети. В случае реализации протоколов обмена на ПЛИС второй вариант очень близок к третьему, но все-таки несколько сложнее его, т.к. интерфейс ПЛИС – MAC контроллер требует больше связей, чем интерфейс ПЛИС – трансивер и схема включения MAC контроллера значительно сложнее, чем для трансивера. Так как имеющаяся плата включает в себя модуль физического уровня (PHY), то целесообразно остановится на третьем варианте.

В этом случае файл прошивки можно создать самостоятельно на одном из языков HDL, используя пакет Xilinx ISE, где будут описаны контроллер MAC-уровня сети Ethernet, блок реализации протокола IP, блок реализации протокола UDP, а также основной алгоритм управляющего устройства системы. Некоторые интернет ресурсы, такие как OpenCores, распространяют готовые программные модули Ethernet с открытым исходным кодом.

Написание контроллера MAC-уровня довольно сложная задача, поэтому компания Xilinx предоставляет возможность сгенерировать эту часть проекта автоматически с помощью комплекса средств Xilinx Embedded Development Kit (EDK). Отладочная плата Spartan TM-3 400 поддерживает следующие IP-ядра (Intellectual Property) [10]:

– Tri-mode Ethernet MAC (ТЕМАС) предназначен, прежде всего, для реализации сверхскоростных систем передачи, приема и обработки массивов данных, высокопроизводительных устройств цифровой обработки сигналов. Но при этом данный контроллер занимает значительную часть ресурсов ПЛИС. Поэтому было решено отказаться от ТЕМАС [11].

– XPS Ethernet Lite MAC – IP-ядро, которое базируется на 32-разрядном софт-процессоре семейства MicroBlaze. Ethernet Lite MAC поддерживает интерфейс МП (Media independent interface) и взаимодействует с процессором MicroBlaze через шину ОРВ (on-chip Peripheral bus), при этом максимальная скорость передачи – 100 Мбит/с. К преимуществам данного метода можно отнести гибкость и простоту настройки, так как все задачи по организации IP-ядра выполняет EDK [12].

Выводы

Исходя из вышесказанного, передачу данных между ПЛИС и ПК эффективней всего осуществить,

используя технологию Ethernet. В качестве MAC-контроллера решено было выбрать XPS Ethernet Lite. Используя данную конфигурацию, система сможет обмениваться данными на скоростях близким к 100 Мбит/с в дуплексном режиме. Данной скорости будет достаточно для выполнения поставленных задач. К тому же, в перспективе, возможна организация локальной сети, что позволит подключаться к ПЛИС с любого компьютера.

Литература

1. Соловьев, В. Введение в проектирование комбинационных схем на ПЛИС [Электронный ресурс] / В. Соловьев, А. Климович. – Режим доступа: <http://ru.wikipedia.org/wiki/ПЛИС> – 15.11.2012 г.
2. Клайв, М. Проектирование на ПЛИС. Курс молодого бойца [Текст] / М. Клайв – К.: Додэка, 2007. – 440 с.
3. Усанин, И. Недорогое семейство ПЛИС Spartan-3 от Xilinx [Электронный ресурс] / И. Усанин. – Режим доступа: http://www.radioradar.net/ne-ws/electronics_news/spartan_3.html. – 18.11.2012.
4. Xilinx SpartanTM-3 400 Evaluation Kit [Электронный ресурс] / Avnet, Inc. – Режим доступа: <http://www.terraelectronica.ru/pdf/AVNET/ADS-XXLX-SP3-EVL400.pdf>. – 16.11.2012.
5. Последовательный интерфейс RS-232 [Электронный ресурс] / GAW.RU. – Режим доступа: <http://www.gaw.ru/html/cgi/txt/interface/rs232>. – 15.12.2012.
6. Версии шины PCI [Электронный ресурс] / "НИКС". – Режим доступа: http://www.nix.ru/support/faq/show_articles.php?number=602&theme_number=0&chapter_number=0&faq_topics=PCI. – 10.12.2012.
7. Прохоренко, А. DSP + PCI = ПЛИС [Электронный ресурс] / А. Прохоренко. – Режим доступа: http://kit-e.ru/articles/plis/2000_08_42.php. – 30.11.2012 г.
8. Капитанов, В. Контроллер PCI интерфейса на ПЛИС фирмы Xilinx [Электронный ресурс] / В. Капитанов. – Режим доступа: <http://www.chip-info.ru/literature/chip-news/200002/14.html>. – 10.12.2012.
9. Бриттов, А. Построение высокоскоростных сетевых систем сбора данных и управления на основе ПЛИС фирмы Xilinx [Электронный ресурс] / А. Бриттов. – Режим доступа: http://cad.ntu-kpi.kiev.ua/~dsplab/ru/publish/Xilinx_Ethernet_100Mb.pdf. – 19.12.2012.
10. Embedded Processing Peripheral IP Cores [Электронный ресурс] / Xilinx Corp. – Режим доступа: http://www.xilinx.com/ise/embedded/edk_ip.htm. – 20.12.2012.
11. Tri-Mode Ethernet Media Access Controller (ТЕМАС) [Электронный ресурс] / Xilinx Corp. – Ре-

режим доступа: <http://www.xilinx.com/products/intellectual-property/TEMAC.htm>. – 10.12.2012.

12. LogiCORE IP XPS Ethernet Lite Media Access Controller [Электронный ресурс] / Xilinx Corp. –

Режим доступа: http://www.xilinx.com/support/documentation/ip_documentation/xps_ethernetlite.pdf. –

10.12.2012.

Поступила в редакцию 18.02.2013, рассмотрена на редколлегии 27.02.2013

Рецензент: д-р техн. наук, профессор, профессор кафедры математических методов системного анализа П.И. Бидюк, учебно-научный комплекс “Институт прикладного системного анализа”, Киев.

ОРГАНІЗАЦІЯ ШВИДКІСНОЇ ПЕРЕДАЧІ ДАНИХ В СУЧАСНИХ ПРОГРАМОВАНИХ ЛОГІЧНИХ ІНТЕГРАЛЬНИХ СХЕМАХ

А.В. Писаренко, Є.А. Вітряк, Т.О. Павлючин

Запропоновано декілька варіантів сполучення програмованих логічних інтегральних схем (ПЛІС) з комп'ютером. Розглянуто такі відомі технології передачі даних, як RS-232, PCI та Ethernet. Виконано порівняльний аналіз варіантів реалізації контролерів відповідних інтерфейсів засобами логіки, що програмується. На основі аналізу існуючих варіантів рішення поставленої задачі було обрано інтерфейс Ethernet, що дозволяє забезпечити просте підключення до плати, високу швидкість передачі даних та організувати багатокористувацьку мережу будь-якої довжини.

Ключові слова: ПЛІС, програмування, Spartan-3, Xilinx, PCI, Ethernet, IP-ядро.

ORGANIZATION OF HIGH SPEED DATA TRANSFER IN MODERN FIELD-PROGRAMMABLE GATE ARRAYS

A.V. Pisarenko, E.A. Vitriak, T.O. Pavliuchyn

Several options for interfacing field-programmable gate arrays (FPGAs) to a computer were proposed. Such famous data transfer technologies as RS-232, PCI and Ethernet were considered. Comparison analysis of interface controllers realization options with programmable logic was done. Based on analysis of the existing problem solutions the Ethernet has been chosen, which allows to ensure easy connection to the board, high-speed data transfer and to organize any length multiplayer network.

Key words: FPGA, programming, Spartan-3, Xilinx, PCI, Ethernet, IP-core.

Писаренко Андрей Владимирович – канд. техн. наук, доцент кафедри автоматизиції та управління в технічних системах, Національний технічний університет України «КПІ», Київ, Україна, e-mail: andrew.pisarenko@gmail.com

Вітряк Евгений Андреевич – студент кафедри автоматизиції та управління в технічних системах, Національний технічний університет України «КПІ», Київ, Україна, e-mail: steplerbush@gmail.com

Павлючин Тарас Александрович – студент кафедри автоматизиції та управління в технічних системах, Національний технічний університет України «КПІ», Київ, Україна, e-mail: pavlyuchin@ukr.net