

УДК 621.03

Ю.Б. ЮРЧЕНКО

НПП ХАРТРОН-АРКОС, Харків, Україна

## ЗАДАЧИ ПОСТРОЕНИЯ АРХИТЕКТУРЫ ОТКАЗОУСТОЙЧИВЫХ ИНФОРМАЦИОННО- ВЫЧИСЛИТЕЛЬНЫХ КОМПЛЕКСОВ РЕАЛЬНОГО ВРЕМЕНИ С КОМПОНЕНТАМИ «СИСТЕМА-НА-КРИСТАЛЛЕ»

*Обобщен опыт сочетания модулей многоканальных архитектур SIFT- и HIFT- обеспечения надежности при построении информационно-вычислительных комплексов управляющей системы жесткого регламента времени. Проанализированы аппаратные и временные ограничения при сопряжении модулей с различными архитектурами обеспечения надежности. Сформулированы факторы, влияющие на выбор исходных данных и задача оптимизации для построения конечной структуры комплекса.*

**Ключевые слова:** встроенная система, отказоустойчивость, реальное время, уровень целостности

### Введение

При построении информационно-вычислительных управляющих систем (ИВУС) автоматического управления критического применения необходимо обеспечить сочетание различных показателей, как: высокая вычислительная производительность, минимальное энергопотребление, минимальные габариты и масса, наличие средств самоконтроля и аппаратуры резервирования [1]. Кроме этого, одними из основных требований, предъявляемых к ИВУС, является высокая суммарная надежность системы [2], минимальные показатели времени обнаружения возникающих отказов, а так же времени их изолирования, маскирования, парирования [3].

Особенностью архитектур современных систем есть функциональная распределенность интеллектуальной нагрузки на процессорные ядра в пределах всей структуры комплекса с применением сети интерфейсов под управлением мастер- процессора [4, 5] и уход от концепции [6, 7] применения одного блока центрального процессора для управления всей системой. Обеспечение заданных надежностных характеристик и производительности в сочетании с соблюдением рамок ограничений для остальных технических параметров есть основная задача при проектировании системы. Однако, трудности практической реализации полностью HIFT- структур [8] в рамках системы, особенно с применением элементов «System-On-Chip» (SOC) и разветвленной сетевой структурой взаимодействия с абонентами [4], в конечном итоге, приводят к тому, что предлагаемые к реализации проекты реально представляют одноярусную структуру надежности SIFT- реализации с недетерминированным временем как обнаружения отказов, так и их парирования [3].

Эмпирический подход к проектированию ИВУС с использованием комбинирования SIFT/HIFT- структур надежности порождал проблемы понижения системной вычислительной производительности и сложности при реализации как внутрикомплексного взаимодействия [4], так и взаимодействия с технологической аппаратурой при отладке программ функционирования всей системы [9].

Цель статьи – анализ сопряжения модулей многоканальных архитектур с различными структурами обеспечения надежности и влияние сочетания факторов HIFT- и SIFT- на варианты взаимодействия блоков при построении ИВУС жесткого регламента времени, определение основных факторов ограничивающих возможные варианты сопряжений различных архитектур, определение исходных данных для постановки задачи оптимизации проектируемой системы.

### 1. Межструктурный срез сопряжения

Одним из основных показателей при построении систем критичного применения есть суммарный показатель надежности системы, определяемый как структурой надежности, так и показателями надежности каждого из ее модулей, как уровня целостности. Наиболее применяемые архитектурные составляющие в структурах надежности есть модули с выходами типа «коммутатор N\_in-to-1\_Out» и «выбор m\_Out-of-N\_in» с различными (HIFT либо SIFT) формами реализации [2,7,10]. Каждая из применяемых архитектур помимо собственного показателя надежности, также имеют свои специфические характеристики [10], ограничивающие их применение для конкретного случая и местоположения в системе. Основная часть межблочных коммуникаций строится на основе множества дискретных сигналов

ввода-вывода и различных интерфейсов связи. Нерациональное сочетание архитектур, имея максимальный теоретический показатель надежности всего комплекса, на практике, приводит к неспособности функционировать в жестком регламенте времени при включении аппаратно-программного взаимодействия обеспечения отказоустойчивости, так как лавинообразно происходит отключение ложно забракованных каналов и модулей [3, 4, 9]. Характерная особенность, что получение такого рода отказов не только на интерфейсных сигналах, а и на дискретных, чаще всего происходит на срезах сопряжения перехода от SIFT структуры к HIFT.

Основная причина такого рода «отказов» заключается в беспристрастности HIFT-контроля и поканальной временной несогласованности поступления информации на срезе от передающего к принимающему блоку, а так же момента фиксации данных, как для дальнейшей обработки, так и для аппарата контроля функционирования каналов [11].

## 2. Гибкое аппаратное планирование

Анализ функционирования многоканальных архитектур [4, 7, 10] и, в частности, сопряжения различных блоков SOC-организации показывает ряд особенностей информационного взаимодействия [4, 9, 12]. Во-первых, передаваемая и принимаемая информация имеет характеристику потоков данных. При этом для каждого из модулей присутствует, как минимум, два основных встречно направленных потока получения входной и выдачи выходной инфор-

мации. Во вторых, информационные потоки имеют характеристику квантования, то есть чередования трансляции пакетов данных с паузами. При этом, закон квантования подчинен, в основном, двум алгоритмам: а) функционирования непосредственно данного модуля и б) межмодульного взаимодействия. В третьих, существует ряд пауз между потоками пакетов данных, которые заканчиваются одновременно во всех каналах структуры для каждого из модулей. Это окончание паузы характерно для момента начала межканального взаимодействия по метке времени базового такта системной задачи.

Глобальное распределение во времени квантов трансляций зависит от динамики вычислительной задачи и теоретически может быть спланировано для каждого такта задачи заранее, однако на практике нереализуемо, поскольку факт инициации передачи зависит от большого множества факторов для конкретного случая трансляции, либо, перед трансляциями будут неоправданные паузы ожидания времен информационных обменов [4]. Организация конвейерных трансляций от модуля к модулю, подчиненную соответственно времени распространения передачи сдвинутым относительно фазы базового сигнала временным сеткам начала такта для каждого последующего модуля, позволяет сократить простои на временах ожидания готовности. При этом, функционирование становится еще более эффективным, когда используется сочетание такого «смещенного тактирования» с применением дополнительной принудительной синхронизации начала трансляции сигналом обратной связи от мажоритарного блока [11] (рис. 1).

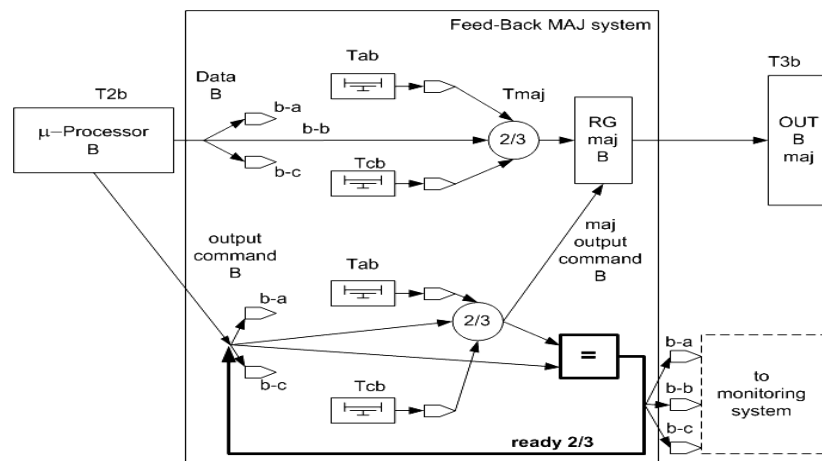


Рис. 1. Синхронизация процессов для канала 'b' «смещенным тактированием» и активной обратной связью с компенсацией задержек трафика от соседних каналов 'a' и 'c'

## 3. Скрытые отказы

Каждая базовая архитектурная составляющая, помимо показателя надежности характеризующего данную структуру в своей сути функционирования имеет еще один немаловажный показатель, как время

жизни скрытого отказа [3]. Этот показатель зависит не столько от структуры, метода обеспечения надежности, функциональной сложности и практической реализации конкретного модуля, а в большей степени от методов поиска, а так же используемых средств обнаружения для фиксации факта отказа. При этом данный

показатель – вероятностная характеристика, а точность локализации дефектов находится в антагонизме с требуемой скоростью их обнаружения в пределах выделенного для этой задачи системного времени.

Катастрофичность наличия такого класса отказов заключается в том, что есть вероятность одно-временного их проявления в нескольких взаимосвязанных модулях, когда срабатывание аппарата парирования каждого предыдущего из цепочки модулей в последующем вызовет неадекватную реакцию в находящихся далее модулях, как следствие наложения на срабатывание его собственного аппарата парирования. Результатом такого наложения, особенно в схемных решениях с применением цепей обратных связей между модулями, будет полный отказ функционирования системы, вызванный циклическим совпадением времен переключения резерва.

#### 4. Мультиархитектура SOC структур

При построении ИВУС сочетаются модули, имеющие различные архитектурные и структурные решения и различное количество каналов резервирования. С использованием SOC- элементов такое сочетание становится характерным для построения самих модулей, а так же для их функциональных составляющих, в том числе и самых элементарных узлов. Погрешности и ошибки при проектировании узлов, блоков и модулей выявляются только на конечном этапе после включения полного состава оборудования ИВУС. Однако, если, учитывая выявленные особенности каждой применяемой структуры обеспечения надежности, рассматривать проектируемую систему как целостный программно-аппаратный комплекс и предварительно проводить оценки территориально-конструктивных, энергетических, интерфейсных, программных и других ограничений для каждого модуля, то количество глобальных дефектов конечного проекта понизится уже на стадии начального проектирования, а не на этапе изготовления аппаратуры. Речь идет о необходимости ухода с эмпирического пути и начала оптимизационного процесса при проектировании еще до выдачи исходных данных для проектирования модулей и требований к сочетанию различных надежностных структур.

В арсенале разработчика имеется множество базовых архитектур [2, 10] различной канальности  $k_i$ , каждая из которых имеет собственное подмножество характеристик показателей надежности  $p_i$ , производительности  $v_i$ , люфта времени определения дефекта  $t_i$ , габариты  $V_i$ , массу  $m_i$ , энергопотребление  $W_i$ , тепловыделение  $K_i$  и прочее [10], из которых последовательным сочетанием элементарных узлов, блоков и модулей, в итоге, происходит построение аппаратно-логической части ИВУС.

Ожидаемые показатели конечного продукта проектирования системы оцениваются в начальной стадии проекта. При этом, для суммарной оценки показателей  $V, m, W, K$  на первый взгляд, допустимо арифметическое сложение.

Однако, каждая из выше указанных характеристик есть взаимная зависимость:  $k_i = f(p_i, V_i)$ ,  $p_i = f(k_i, K_i, t_i, V_i)$ ,  $v_i = f(W_i, K_i, t_i, p_i)$ ,  $t_i = f(k_i, v_i, V_i)$ ,  $V_i = f(m_i, k_i, W_i, K_i)$ ,  $m_i = f(W_i, k_i, V_i)$ ,  $W_i = f(k_i, v_i, K_i)$ ,  $K_i = f(W_i, k_i, v_i, t_i, p_i)$ , что вызывает затруднения даже в приближенном определении величин  $V, m$  и  $W$  на начальном этапе проектирования. При этом показатели надежности, производительности и межканального времени определения дефекта зависят от применяемого подхода к обеспечению отказоустойчивости и методов сопряжения модулей.

Задача оптимизации состоит в комплексном в выборе максимально согласованных вариантов сопряжений из множеств известных структурных предложений для каждого участка системы с учетом граничных параметров как физико-конструктивного характера, так и надежностных показателей, а так же эффективности программно-технологического управления при отработке и внедрении ИВУС.

Получение однозначного решения комплексной задачи оптимизации представляет большую сложность, поскольку необходимо учесть множество взаимосвязанных параметров и переменных данных, одна часть из которых неизвестна, а другая часть, в том числе и часть начальных граничных требований к определенным частям системы, зачастую находятся в относительном взаимном антагонизме при практической реализации.

#### Заключение

При построении отказоустойчивых информационно-вычислительных управляющих систем реального времени целесообразно применение законченных функциональных модулей с использованием технологии "System-On-Chip".

Оптимальное объединение модулей в единый комплекс должно обеспечить необходимые показатели надежности, требуемой системной производительности, соблюдение рамок энергетико-тепловых, габаритно-массовых и прочих ограничений. Для этого требуется решение ряда задач связанных с обеспечением для каждого модуля в системе:

- требуемого уровня надежности в каждом ярусе;
- синхронизации межмодульного сопряжения;
- аппаратного и информационного контроля.

Сочетание элементарных составляющих должно подчиняться требованиям узлового согласования

«выход-вход» на электрическом, аппаратно-конструктивном уровне интерфейса, а также на логическом, временном, технологическом и коммутационном уровне [4, 8, 11].

### Литература

1. Avizienis A. *Toward Systematic Design of Fault-Tolerant Systems* [Электронный ресурс] – Режим доступа: [www.md.kth.se/RTC/SC3S/papers/avizienis.pdf](http://www.md.kth.se/RTC/SC3S/papers/avizienis.pdf).
2. Powell D. *GUARDS: a generic upgradable architecture for real-time dependable systems.* / D. Powell, J. Arlat // *Parallel and Distributed Systems, IEEE Transactions.* - June 1999. – Vol. 10, issue 6. - P. 580-599.
3. Hagbae K. *Evaluation of fault tolerance latency from real-time application's perspectives* / K. Hagbae, K.G. Shin // *Computers, IEEE Transactions.* - Jan. 2000. - Volume: 49 Issue: 1. - P. 55-64.
4. Юрченко Ю.Б. Анализ взаимодействия каналов синхронных SIFT-HIFT компьютеров в системе информационно-вычислительного комплекса с межканально-асинхронной распределенной сетевой структурой оборудования. / Ю.Б. Юрченко // *Радиоелектронні і комп'ютерні системи.* – 2008. - № 7 (34). - С. 38-42.
5. Технология SpaceWire для параллельных систем и бортовых распределенных комплексов [Электронный ресурс]. – Режим доступа [www.electronics.ru/pdf/5\\_2006/09.pdf](http://www.electronics.ru/pdf/5_2006/09.pdf).
6. Уэнсли Дж.Х. SIFT: Проектирование и анализ отказоустойчивой вычислительной системы для управления полетом летательного аппарата /

Дж.Х. Уэнсли, Л. Лэмпорт, Дж. Голдберг // *ТИИЭР.* - Т. 66, № 10. – 1978. - С. 26-48.

7. Байда Н.К. Эволюция отказоустойчивых БЦВК и направления их развития на однокристалльных микро-ЭВМ / Н.К. Байда, А.И. Кривонос // *Системы обработки информации,* – Х.: НАНУ, ПАНМ, ХВУ. 2001. - Вып. 4 (14). - С. 217-225.

8. Юрченко Ю.Б. Повышение надежности бортовых управляющих комплексов путем построения мажоритированных структур на основе аппаратной синхронизации однокристалльных микроконтроллеров. / Ю.Б. Юрченко // *Космічна наука і технологія. Додаток.* – К., НАНУ, 2004. - Т. 10, № 1. - С. 41-49.

9. Юрченко Ю.Б. Синхронизация каналов SIFT-HIFT структур бортовых вычислительных систем при отладке программно-аппаратного взаимодействия / Ю.Б. Юрченко // *Радиоелектронні і комп'ютерні системи.* – 2007. – № 6 (25). – С. 63 - 67.

10. Харченко В.С. IOTS-подход: анализ вариантов структур отказоустойчивых бортовых комплексов при использовании электронных компонент Industry / В.С. Харченко, Ю.Б. Юрченко // *Chip News инженерная микроэлектроника.* - № 7. – 2003. - С. 28-39.

11. Юрченко Ю.Б. Модель синхронизации мажоритарных структур отказоустойчивых БЦВС на однокристалльных микро-ЭВМ / Ю.Б. Юрченко // *Труды 4-й между. научно-практической конференции СИЭТ-2003.* - Одесса: ОНПУ. - С. 168.

12. Афонин В.В. Синхронизация каналов троированных ПЛК жесткого РВ / В.В. Афонин В.А. Лисейкин // *Промышленные АСУ и контроллеры.* - 2001. - № 6. - С. 58-60.

Поступила в редакцию 26.02.2009

**Рецензент:** д-р техн. наук, проф., зав. кафедрой компьютерных систем и сетей В.С. Харченко, Национальный аэрокосмический университет им. Н.Е.Жуковского «ХАИ», Харьков, Украина.

### ЗАДАЧА ПОБУДОВИ АРХІТЕКТУРИ ВІДМОВОСТІЙКИХ ІНФОРМАЦІЙНО- ОБЧИСЛЮВАЛЬНИХ КОМПЛЕКСІВ РЕАЛЬНОГО ЧАСУ З КОМПОНЕНТАМИ «СИСТЕМА-НА-КРИСТАЛ»

Ю.Б. Юрченко

Узагальнення досвіду поєднання модулів багатоканальної архітектури SIFT- і HIFT- забезпечення надійності при побудові інформаційно-обчислювальних комплексів керуючої системи жорсткого регламенту часу. Проаналізовані апаратні та часові обмеження при сполученні модулів з різною архітектурою забезпечення надійності. Сформульовані чинники вибору початкових даних та задача оптимізації для побудови кінцевої структури комплексу.

**Ключові слова:** вбудована система, відмовостійкість, реальний час, рівень цілісності.

### CONSTRUCTION TASK OF FAULT TOLERANCE ARCHITECTURE FOR REALTIME INFORMATION COMPUTING COMPLEX USING “SYSTEM-ON-CHIP” COMPONENTS

Y.B. Yurchenko

Modules combination experience of multichannel architecture SIFT - and HIFT - reliability maintenance at construction of computing information complexes of real-time operating system have generalised. Hardware and time restrictions at intermodules interface of various architecture of maintenance reliability have analysed. Factors of initial data and problem choice of optimisation for final structure construction of complex have formulated

**Keywords:** embed system, fault tolerance, real time, integrity level.

**Юрченко Юрий Борисович** – старший научный сотрудник НПП «ХАРТРОН-АРКОС», Харьков, Украина, e-mail: [Yuri\\_sYu@mail.ru](mailto:Yuri_sYu@mail.ru), [Yuri\\_sYu@rambler.ru](mailto:Yuri_sYu@rambler.ru)